

アクティブラーニングのための LSI の設計から評価までの実習環境の構築と学生実験での活用

○外山 貴子¹, 淡野 公一²

¹宮崎大学工学部教育研究支援技術センター, ²宮崎大学工学教育研究部

1. はじめに

近年の電子機器には集積回路が必要不可欠であり, 産業界では, 集積回路の設計を担う技術者を強く求めている。しかし大学ではその専門教育に当てられる時間は限られているため, 実践に即した十分な教育は困難である。この理由として, LSI のマスクレイアウト及び評価実験については, 自宅での自主学習できる環境が整備されていないことが要因の 1 つと考えられる。本稿では, これらの問題に対応するため, アクティブラーニングで LSI 設計から評価実験までを実施可能な学生実験のための環境を構築し, 学生実験において活用した取り組みについて報告する。

2. アクティブラーニングのための実験環境の構築

まず, 学生が自宅で自主学習できることを考慮し, ソフトウェアは, フリーの回路シミュレータ LTspice とマスクレイアウトエディタ Glade の環境整備を行った。回路シミュレータについては, シミュレータで用いる各素子のモデルパラメータを準備し, シミュレーション可能な環境を提供した。マスクレイアウトに関しては, 設計規則を満足しているのかのチェックを行う DRC (Design Rule Check) および回路図との整合性のチェックを行う LVS (Layout Versus Schematics) のためのルールファイルを準備すべく, Python でこれらのファイルを書換え, 確実にチェックが実行できるように繰り返しテストを行い, その精度を高めた。次に, 評価実験については, 各自のノート PC で制御でき, 電源や発振器および測定環境を提供できる Analog Discovery を複数台準備した。最後に, 学生が自学自習できるように, Glade の設定, マスクレイアウトの設計, DRC 及び LVS 実行時のエラー対応方法, Analog Discovery の使用方法についてのマニュアルを作成した。

3. LSI の設計から評価までの学生実験およびまとめ

2018 年度後期のプロジェクト型学生実験にて, 前述のフリーの CAD ツールおよびマニュアルを用い, LSI の開発フローをすべて体験させた。設計課題に関しては, 今回は半期での実施となるため, デジタル回路で用いるライブラリ (各種論理ゲート) とそのライブラリを用いたデジタル回路の設計に取り組みさせた。具体的には, 課題のデジタル回路を MIL 記号により設計させ, その回路に必要な論理ゲート群をトランジスタレベルで設計させたものを, 回路シミュレータで動作確認させた。マスクレイアウトについては, まず, CMOS プロセスでの MOSFET の縦構造と, 各マスクレイアウトのレイヤーとの関係などについて教員が講義を行い, マスクレイアウトのイメージを理解させた。その後, 基本となる MOSFET のマスクレイアウトの描画, DRC 及び LVS を実行させた。次に, この MOSFET セルを使って各種論理ゲートを設計させ, 最後に, これらを用いることで課題のデジタル回路のマスクレイアウトを完成させた。今回は, 時間の関係上試作は行わず, 市販のロジック IC を用いて基板上に作らせることで評価実験に取り組みさせた。大学の実験の時間内にその日の課題が終わらなかった場合は, マニュアルに従い自宅でも課題に取り組んでもらった。

結果として, 受講生全員が設計課題の机上設計, 回路シミュレーション, マスクレイアウト, 評価実験での全てを確認できた。最後に実施したアンケート結果をみても, LSI の開発工程の理解については, 全員が「ほぼ理解できた」と回答しており, 当初の目的は達成できたと考えられ, 本取り組みで提供した設計環境, マニュアルおよび実験方法の有用性が確認できた。

謝辞 本取り組みは, JSPS 科研費 (奨励研究 18H00261) の助成を受け実施した。